

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 2003年 9月 3日
Date of Application:

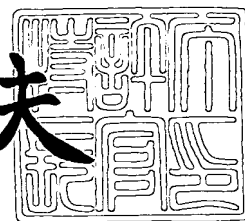
出願番号 特願2003-310953
Application Number:
[ST. 10/C]: [JP 2003-310953]

出願人 株式会社ルネサステクノロジ
Applicant(s):

2003年 9月17日

特許庁長官
Commissioner,
Japan Patent Office

今井康夫



出証番号 出証特2003-3076478

【書類名】 特許願
【整理番号】 H03008091
【提出日】 平成15年 9月 3日
【あて先】 特許庁長官殿
【国際特許分類】 H01L 21/90
【発明者】
 【住所又は居所】 東京都千代田区丸の内二丁目 4 番 1 号 株式会社ルネサステクノ
 ロジ内
 【氏名】 大森 一稔
【発明者】
 【住所又は居所】 東京都青梅市新町六丁目 1 6 番地の 3 株式会社日立製作所 デ
 バイス開発センタ内
 【氏名】 田丸 剛
【発明者】
 【住所又は居所】 東京都千代田区丸の内二丁目 4 番 1 号 株式会社ルネサステクノ
 ロジ内
 【氏名】 大橋 直史
【発明者】
 【住所又は居所】 東京都青梅市新町六丁目 1 6 番地の 3 株式会社日立製作所 デ
 バイス開発センタ内
 【氏名】 佐藤 清彦
【発明者】
 【住所又は居所】 東京都青梅市新町六丁目 1 6 番地の 3 株式会社日立製作所 デ
 バイス開発センタ内
 【氏名】 丸山 裕之
【特許出願人】
 【識別番号】 503121103
 【氏名又は名称】 株式会社ルネサステクノロジ
【代理人】
 【識別番号】 100080001
 【弁理士】
 【氏名又は名称】 筒井 大和
 【電話番号】 03-3366-0787
【先の出願に基づく優先権主張】
 【出願番号】 特願2002-302689
 【出願日】 平成14年10月17日
【手数料の表示】
 【予納台帳番号】 006909
 【納付金額】 21,000円
【提出物件の目録】
 【物件名】 特許請求の範囲 1
 【物件名】 明細書 1
 【物件名】 図面 1
 【物件名】 要約書 1
 【包括委任状番号】 0308729

**【書類名】 特許請求の範囲****【請求項 1】**

金属材料からなる配線を単層または多層に形成する半導体装置の製造方法であって、上下または左右に位置する前記配線の間を電氣的に絶縁する層間絶縁膜を SiOC 膜で形成し、前記 SiOC 膜に接して、前記 SiOC 膜とのヤング率の差が 50 GPa 以下または応力の差が 50 MPa 以下の絶縁膜を形成することを特徴とする半導体装置の製造方法。

【請求項 2】

金属材料からなる配線を単層または多層に形成する半導体装置の製造方法であって、上下または左右に位置する前記配線の間を電氣的に絶縁する層間絶縁膜を SiOC 膜で形成し、前記 SiOC 膜の上層または下層に相対的に薄い SiCN 膜を形成し、前記 SiOC 膜と前記 SiCN 膜との間に 5 nm 以上の厚さの SiC 膜を介在させることを特徴とする半導体装置の製造方法。

【請求項 3】

金属材料からなる配線を単層または多層に形成する半導体装置の製造方法であって、上下または左右に位置する前記配線の間を電氣的に絶縁する層間絶縁膜を窒素を含有する SiOC 膜で形成し、前記 SiOC 膜に接して相対的に薄い SiCN 膜を形成することを特徴とする半導体装置の製造方法。

【請求項 4】

半導体基板上の層間絶縁膜に形成された溝の内部に金属配線が形成され、前記層間絶縁膜および前記金属配線のそれぞれの上部に、前記配線を構成する金属の拡散を防止するキャップ絶縁膜が形成された半導体装置であって、

前記層間絶縁膜は、SiOC 膜と、前記 SiOC 膜上に形成された SiC 膜と、前記 SiC 膜上に形成された SiON 膜とからなり、

前記キャップ絶縁膜は、SiCN 膜と、前記 SiCN 膜上に形成された SiC 膜とからなることを特徴とする半導体装置。

【請求項 5】

前記層間絶縁膜の一部を構成する前記 SiON 膜は、窒素含有量が 5 atoms% 以下、または屈折率が 1.495 以下であることを特徴とする請求項 4 記載の半導体装置。

【請求項 6】

前記層間絶縁膜の中途部に、前記層間絶縁膜をエッチングして前記溝を形成する際のエッチングストoppaとして機能するストoppa絶縁膜が形成され、前記ストoppa絶縁膜は、SiCN 膜と、前記 SiCN 膜上に形成された SiC 膜とからなることを特徴とする請求項 4 記載の半導体装置。

【請求項 7】

半導体基板上の層間絶縁膜に形成された溝の内部に金属配線が形成され、前記層間絶縁膜および前記金属配線のそれぞれの上部に、前記配線を構成する金属の拡散を防止するキャップ絶縁膜が形成された半導体装置であって、

前記層間絶縁膜は、SiOC 膜と、前記 SiOC 膜上に形成された SiON 膜とからなり、

前記キャップ絶縁膜は、SiCN 膜と、前記 SiCN 膜上に形成された SiC 膜とからなることを特徴とする半導体装置。

【請求項 8】

前記層間絶縁膜の一部を構成する前記 SiON 膜の窒素含有量は、3～4 atoms% 以下であることを特徴とする請求項 7 記載の半導体装置。

【請求項 9】

前記層間絶縁膜の一部を構成する前記 SiON 膜の屈折率は、1.485 以下であることを特徴とする請求項 7 記載の半導体装置。

【請求項 10】

前記層間絶縁膜の中途部に、前記層間絶縁膜をエッチングして前記溝を形成する際のエッチングストoppaとして機能するストoppa絶縁膜が形成され、前記ストoppa絶縁膜は、S

iCN膜と、前記SiCN膜上に形成されたSiC膜とからなることを特徴とする請求項7記載の半導体装置。

【請求項11】

半導体基板上の層間絶縁膜に形成された溝の内部に金属配線が形成され、前記層間絶縁膜および前記金属配線のそれぞれの上部に、前記配線を構成する金属の拡散を防止するキャップ絶縁膜が形成された半導体装置であって、

前記層間絶縁膜は、SiOC膜と、前記SiOC膜上に形成されたSiOCN膜とからなり、

前記キャップ絶縁膜は、SiCN膜と、前記SiCN膜上に形成されたSiC膜とからなることを特徴とする半導体装置。

【請求項12】

前記層間絶縁膜の一部を構成する前記SiOC膜は、室温から450℃までの温度範囲における膜のストレス変化量が50MPa以下であることを特徴とする請求項11記載の半導体装置。

【請求項13】

前記層間絶縁膜の一部を構成する前記SiOCN膜の窒素含有量は、10atoms%以下であることを特徴とする請求項11記載の半導体装置。

【請求項14】

前記層間絶縁膜の中途部に、前記層間絶縁膜をエッチングして前記溝を形成する際のエッチングストoppaとして機能するストoppa絶縁膜が形成され、前記ストoppa絶縁膜は、SiCN膜と、前記SiCN膜上に形成されたSiC膜とからなることを特徴とする請求項11記載の半導体装置。

【請求項15】

半導体基板上の層間絶縁膜に形成された溝の内部に金属配線が形成され、前記層間絶縁膜および前記金属配線のそれぞれの上部に、前記配線を構成する金属の拡散を防止するキャップ絶縁膜が形成された半導体装置であって、

前記層間絶縁膜は、SiOCN膜からなり、

前記キャップ絶縁膜は、SiCN膜と、前記SiCN膜上に形成されたSiC膜とからなることを特徴とする半導体装置。

【請求項16】

前記層間絶縁膜は、SiOCN膜と、前記SiOCN膜上に形成されたSiON膜とからなることを特徴とする請求項15記載の半導体装置。

【請求項17】

前記層間絶縁膜を構成する前記SiOCN膜の窒素含有量は、10atoms%以下であることを特徴とする請求項15記載の半導体装置。

【請求項18】

前記層間絶縁膜の中途部に、前記層間絶縁膜をエッチングして前記溝を形成する際のエッチングストoppaとして機能するストoppa絶縁膜が形成され、前記ストoppa絶縁膜は、SiCN膜と、前記SiCN膜上に形成されたSiC膜とからなることを特徴とする請求項15または16記載の半導体装置。

【請求項19】

半導体基板上の層間絶縁膜に形成された溝の内部に金属配線が形成され、前記層間絶縁膜および前記金属配線のそれぞれの上部に、前記配線を構成する金属の拡散を防止するキャップ絶縁膜が形成され、

前記層間絶縁膜は、SiOC膜と、前記SiOC膜上に形成されたSiON膜とからなり、

前記キャップ絶縁膜は、SiCN膜と、前記SiCN膜上に形成されたSiC膜とからなる半導体装置の製造方法であって、

前記層間絶縁膜の一部を構成する前記SiOC膜を形成した後、前記SiOC膜の表面をプラズマ処理し、その後、前記SiOC膜上に前記SiON膜を形成することを特徴と



する半導体装置の製造方法。

【請求項 2 0】

前記層間絶縁膜の一部を構成する前記 S i O C 膜は、成膜温度 3 7 5 ℃ のプラズマ C V D 法で堆積することを特徴とする請求項 1 9 記載の半導体装置の製造方法。

【請求項 2 1】

前記層間絶縁膜の一部を構成する前記 S i O C 膜を、室温から 4 5 0 ℃ までの温度範囲における膜のストレス変化量が 5 0 M P a 以下となるように、プラズマ C V D 法で堆積することを特徴とする請求項 1 9 記載の半導体装置の製造方法。

【書類名】明細書

【発明の名称】半導体装置およびその製造方法

【技術分野】

【0001】

本発明は、半導体装置の製造技術に関し、特に、いわゆるダマシン (Damascene) 法を用いて形成された配線構造、およびそのような配線構造を有する半導体装置に適用して有効な技術に関する。

【背景技術】

【0002】

半導体装置の微細化に伴う配線遅延を抑制するために、配線抵抗および配線容量の低減が図られている。配線抵抗に関しては、設計技術による対応と、銅を主導体層とした配線の採用が検討されている。銅配線の形成には、絶縁膜に形成された溝の内部を含む基板に銅を主導体層とする配線用金属を堆積した後、溝以外の領域の余分な金属をCMP (Chemical Mechanical Polishing) 法を用いて除去することにより、溝の内部に配線パターンを形成する方法、いわゆるダマシン法が用いられている。

【0003】

一方、配線容量に関しては、比誘電率が2～3程度と相対的に低い低誘電率材料の採用が検討されている。なかでも、機械的強度に優れたカーボンを含むシリコン酸化 (Silicon-oxy-carbide: 以下、SiOCと記す) 膜が、低誘電率材料として有望視されている。

【0004】

なお、特開2001-326279号公報 (特許文献1) には、層間絶縁膜を構成する多層の絶縁膜のうち銅配線と接する絶縁膜を、シロキサン結合を有するアルキル化合物と、該アルキル化合物のガス流量と等しいか又は少ないガス流量に調整されたN₂O、H₂O又はCO₂のうち何れか一つの酸素含有ガスとを含む成膜ガスをプラズマ化し、反応させて成膜する技術が開示されている。

【0005】

また、特開2001-110789号公報 (特許文献2) には、シリコン、酸素、及び、原子量で少なくとも約5%の炭素を含む第1誘電体層と、シリコン、酸素、及び、第1誘電体層に含まれる炭素の約2/3未満の炭素を含む第2誘電体層とからなる金属間誘電体層を堆積及びエッチングする方法が記載されている。

【0006】

また、特開2002-203899号公報 (特許文献3) には、層間絶縁膜をSiO膜、SiOF膜あるいはSiOC膜で形成し、銅バリア膜をSiC膜で形成することによって、層間絶縁膜とバリア膜との接着性を向上させる技術が開示されている。

【0007】

また、特開2002-134494号公報 (特許文献4) には、層間絶縁膜をSiOC膜、SiOF膜あるいはCF膜で形成し、CMP (化学的機械研磨) 時の研磨ストップ膜および銅バリア膜をSiC膜で形成することによって、クロストークを防止する技術が開示されている。

【0008】

また、特開2002-353310号公報 (特許文献5) には、層間絶縁膜をSiOC膜で形成し、銅バリア膜をSiC膜またはSiN膜で形成することによって、ビアのエッチングを改善する技術が開示されている。

【0009】

また、特開2003-142593号公報 (特許文献6) には、層間絶縁膜をSiO膜、SiOF膜あるいはSiOC膜で形成し、銅バリア膜をSiC膜またはSiN膜で形成することによって、MIM (Metal Insulator Metal) キャパシタを形成する技術が開示されている。

【0010】

また、特開 2003-152076 号公報（特許文献 7）には、層間絶縁膜を SiOC 膜、SiOF 膜、BN 膜あるいは CF 膜で形成し、CMP 時の研磨ストップ膜を SiC 膜、SiN 膜、SiO 膜あるいは SiON 膜、銅バリア膜を SiOC 膜あるいは SiON 膜で形成することによって、配線の絶縁破壊耐性を向上する技術が開示されている。

【0011】

また、特開 2000-200832 号公報（特許文献 8）には、層間絶縁膜を SiO 膜、SiOF 膜あるいは SiN 膜で形成し、銅バリア膜を SiC 膜または SiN 膜で形成することによって、銅バリア膜の接着性を向上させる技術が開示されている。

【0012】

また、特開 2002-9150 号公報（特許文献 9）には、銅ダマシン配線の銅拡散防止膜を SiN 膜、SiC 膜あるいは SiCN 膜からなる第 1 絶縁膜と、SiN 膜からなる第 2 絶縁膜との積層構造にすることによって、銅配線の凝集を防止する技術が開示されている。

【0013】

また、特開 2002-373936 号公報（特許文献 10）には、銅ダマシン配線形成時のエッチングストップ膜として、SiC 膜、SiN 膜、SiCN 膜あるいは SiON 膜を用いる技術が開示されている。

【0014】

また、特開 2002-170882 号公報（特許文献 11）および特開 2002-270691 号公報（特許文献 12）には、銅ダマシン配線の形成において、絶縁膜の溝内に銅を埋め込む CMP の実施後、銅の表面をアンモニア（NH₃）またはヘリウム（He）プラズマに曝して表面処理を行ってから、SiC 膜、SiN 膜あるいは SiCN 膜などの銅拡散防止膜を形成する技術が開示されている。

【特許文献 1】特開 2001-326279 号公報

【特許文献 2】特開 2001-110789 号公報

【特許文献 3】特開 2002-203899 号公報

【特許文献 4】特開 2002-134494 号公報

【特許文献 5】特開 2002-353310 号公報

【特許文献 6】特開 2003-142593 号公報

【特許文献 7】特開 2003-152076 号公報

【特許文献 8】特開 2000-200832 号公報

【特許文献 9】特開 2002-009150 号公報

【特許文献 10】特開 2002-373936 号公報

【特許文献 11】特開 2002-170882 号公報

【特許文献 12】特開 2002-270691 号公報

【発明の開示】

【発明が解決しようとする課題】

【0015】

本発明者は、ダマシン配線の製造方法について検討した。以下は、本発明者によって検討された技術であり、その概要は次のとおりである。

【0016】

まず、基板上にストップ絶縁膜および配線形成用の絶縁膜（以下、単に配線層間膜と略す）を順次堆積する。配線層間膜はプラズマ CVD（Chemical Vapor Deposition）法で成膜される SiOC 膜で構成され、ストップ絶縁膜は、たとえばプラズマ CVD 法で成膜されるシリコン酸化（以下、SiO と記す）膜、シリコン窒化（以下、SiN と記す）膜またはシリコン炭化窒化（以下、SiCN と記す）膜で構成される。ストップ絶縁膜は、配線層間膜をエッチングする際のエッチングストップ層として機能する。

【0017】

次に、パターンニングされたフォトリソ膜をマスクとしたエッチングによって配線層間膜およびストップ絶縁膜の所定の領域に配線溝を形成する。続いて配線溝の内部を含む

基板全面にバリア層、たとえばチタン窒化膜を形成し、さらに配線溝を埋め込む銅膜を形成する。銅膜は主導体層として機能し、たとえばメッキ法で形成できる。その後、配線溝以外の領域の銅膜およびバリア層をCMP法により除去して配線溝の内部に銅配線を形成する。

【0018】

次に、銅配線からの銅の拡散を防ぐため、銅配線上にバリア層として機能するキャップ絶縁膜を形成する。キャップ絶縁膜は、たとえばプラズマCVD法で成膜されるSiO膜、SiN膜またはSiCN膜で構成される。このキャップ絶縁膜は、バリア層としての機能に加えて、銅配線上の絶縁膜に接続孔を形成する際のエッチングストップ層としての役割を担うこともできる。

【0019】

しかしながら、半導体装置の高集積化の要望に伴い、加工寸法が $0.1\mu\text{m}$ 以下におけるダマシン配線の微細化を検討したところ、銅膜をCMP法で研磨する際、SiOC膜からなる配線層間膜と、SiO膜、SiN膜またはSiCN膜からなるストップ絶縁膜との界面において剥離が生じ、ダマシン配線を有する半導体装置の製造歩留まりが低下するという問題が明らかとなった。

【0020】

本発明の目的は、配線溝が形成される絶縁膜または接続孔が形成される絶縁膜にSiOC膜を用いたダマシン配線の信頼性を向上することのできる技術を提供することにある。

【0021】

本発明の前記ならびにその他の目的と新規な特徴は、本明細書の記述および添付図面から明らかになるであろう。

【課題を解決するための手段】

【0022】

本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、次のとおりである。

【0023】

本発明は、半導体基板上の層間絶縁膜に形成された溝の内部に金属配線が形成され、前記層間絶縁膜および前記金属配線のそれぞれの上部に、前記配線を構成する金属の拡散を防止するキャップ絶縁膜が形成された半導体装置において、前記層間絶縁膜が、SiOC膜と、前記SiOC膜上に形成されたSiC膜と、前記SiC膜上に形成されたSiON膜とからなり、前記キャップ絶縁膜が、SiCN膜と、前記SiCN膜上に形成されたSiC膜とからなるものである。

【0024】

本発明は、ダマシン配線を有する半導体装置の製造方法において、配線溝が形成される絶縁膜または接続孔が形成される絶縁膜をSiOC膜で形成し、このSiOC膜に接して5nm以上の厚さのSiC膜を積層するものである。

【発明の効果】

【0025】

本願において開示される発明のうち、代表的なものによって得られる効果を簡単に説明すれば以下のとおりである。

【0026】

配線溝が形成される絶縁膜または接続孔が形成される絶縁膜にSiOC膜を用いたダマシン配線において、ストップ絶縁膜またはキャップ絶縁膜をSiC膜で構成する、またはSiCN膜およびSiOC膜とSiCN膜との間に介在するSiC膜からなる積層構造で構成することにより、SiOC膜の剥離を防ぐことができる。これにより、ダマシン配線の信頼性を向上することができる。

【発明を実施するための最良の形態】

【0027】

以下、本発明の実施の形態を図面に基づいて詳細に説明する。なお、実施の形態を説明

するための全図において、同一の部材には原則として同一の符号を付し、その繰り返しの説明は省略する。

【0028】

(実施の形態1)

本発明の実施の形態1であるCMOSFET (Complementary Metal Oxide Semiconductor Field Effect Transistor) の製造方法を図1～図7に示した半導体基板の要部断面図を用いて工程順に説明する。

【0029】

まず、図1に示すように、たとえばp⁻型の単結晶シリコンからなる半導体基板1を用意し、半導体基板1の主面に素子分離領域2を形成する。次に、パターニングされたフォトリソist膜をマスクとして不純物をイオン注入し、pウェル3およびnウェル4を形成する。pウェル3にはp型不純物、たとえばボロンをイオン注入し、nウェル4にはn型不純物、たとえばリンをイオン注入する。この後、各ウェル領域にMISFET (Metal Insulator Semiconductor FET) のしきい値を制御するための不純物をイオン注入してもよい。

【0030】

次に、ゲート絶縁膜5となるシリコン酸化膜、ゲート電極6となる多結晶シリコン膜およびキャップ絶縁膜7となるシリコン酸化膜を順次堆積して積層膜を形成し、パターニングされたフォトリソist膜をマスクとして上記積層膜をエッチングする。これにより、ゲート絶縁膜5、ゲート電極6およびキャップ絶縁膜7を形成する。

【0031】

次に、半導体基板1上に、たとえばCVD法でシリコン酸化膜を堆積した後、このシリコン酸化膜を異方性エッチングすることにより、ゲート電極6の側壁にサイドウォールスペーサ8を形成する。その後、フォトリソist膜をマスクとして、pウェル3にn型不純物、たとえばリンまたはヒ素をイオン注入し、pウェル3のゲート電極6の両側にn型半導体領域9を形成する。n型半導体領域9は、ゲート電極6およびサイドウォールスペーサ8に対して自己整合的に形成され、nチャネルMISFETのソース・ドレインとして機能する。同様に、フォトリソist膜をマスクとして、nウェル4にp型不純物、たとえばフッ化ボロンをイオン注入し、nウェル4のゲート電極6の両側にp型半導体領域10を形成する。p型半導体領域10は、ゲート電極6およびサイドウォールスペーサ8に対して自己整合的に形成され、pチャネルMISFETのソース・ドレインとして機能する。

【0032】

次に、図2に示すように、半導体基板1上にスパッタ法またはCVD法でシリコン酸化膜を堆積した後、そのシリコン酸化膜を、たとえばCMP法で研磨することにより、表面が平坦化された層間絶縁膜11を形成する。次いで、パターニングされたフォトリソist膜をマスクとしたエッチングによって層間絶縁膜11に接続孔12を形成する。この接続孔は、n型半導体領域9またはp型半導体領域10上などの必要部分に形成する。

【0033】

次に、接続孔12の内部を含む半導体基板1の全面にチタン窒化膜を、たとえばCVD法で形成し、さらに接続孔12を埋め込むタンゲステン膜を、たとえばCVD法で形成する。その後、接続孔12以外の領域のタンゲステン膜およびチタン窒化膜を、たとえばCMP法により除去して接続孔12の内部にプラグ13を形成する。

【0034】

続いて、シングルダマシン法により第1配線層を形成する。まず、プラグ13上にストッパ絶縁膜14を形成し、さらに配線層間膜15を形成する。ストッパ絶縁膜14と配線層間膜15とは次に説明する第1配線層が形成されるため、その合計膜厚は第1配線層に必要な設計膜厚で決められる。

【0035】

ストッパ絶縁膜14は、配線層間膜15への配線溝加工の際にエッチングストッパとな

る膜であり、配線層間膜 15 に対してエッチング選択比を有する材料で構成される。ストップパ絶縁膜 14 は、窒素の含有量が 1% 以下のシリコン炭化（以下、SiC と記す）膜とし、その厚さは、たとえば約 5 nm 以上とすることができる。SiC 膜は、たとえばプラズマ CVD 法で形成され、その成膜条件は、たとえば rf パワーが 200～1000 W、圧力が 2～10 Torr、温度が 300～400℃、ガス種が C 含有ガス（たとえばアルキルシラン）と He、ガス流量が 100～2000 sccm である。配線層間膜 15 は、SiOC 膜からなり、比誘電率は 3 程度である。SiOC 膜は、たとえばプラズマ CVD 法で形成され、その成膜条件は、たとえば rf パワーが 200～1000 W、圧力が 2～10 Torr、温度が 300～400℃、ガス種が C 含有ガス（たとえばアルキルシラン）と He と O₂、ガス流量が 100～2000 sccm である。

【0036】

なお、ストップパ絶縁膜 14 を構成する SiC 膜および配線層間膜 15 を構成する SiOC 膜は、一台のプラズマ CVD 装置によって形成することができる。たとえばプラズマ CVD 装置に備わる 2 つのチャンバを用いて、それぞれのチャンバで SiC 膜と SiOC 膜とを成膜する方法、または 1 つのチャンバを用いて、ガス等の成膜条件を変えることによって SiC 膜と SiOC 膜とを連続成膜する方法を例示することができる。

【0037】

次いで、パターンニングされたフォトレジスト膜をマスクとしたエッチングによってストップパ絶縁膜 14 および配線層間膜 15 の所定の領域に配線溝 16 を形成する。

【0038】

次に、配線溝 16 の内部を含む半導体基板 1 の全面にバリアメタル層 17 を形成する。バリアメタル層 17 は、たとえばタンタル膜からなり、その厚さは、たとえば基板平面上で 50 nm 程度とすることができる。上記タンタル膜は、たとえばスパッタ法で形成される。バリアメタル層 17 は、チタン窒化、タンタル窒化等で構成してもよい。

【0039】

続いて、バリアメタル層 17 上に銅のシード層（図示せず）を、たとえば CVD 法またはスパッタ法で形成し、さらにシード層上に銅膜 18 を、たとえば電界メッキ法で形成する。

【0040】

次に、図 3 に示すように、CMP 法を用いて銅膜 18 およびシード層を研磨する。さらに研磨を継続し、配線層間膜 15 上のバリアメタル層 17 を除去する。これにより、配線溝 16 以外の領域の銅膜 18（シード層を含む）およびバリアメタル層 17 が除去されて、第 1 配線層の配線 19 が形成される。

【0041】

ところで、ストップパ絶縁膜を SiO 膜、SiN 膜または SiCN 膜で構成し、配線層間膜を SiOC 膜で構成する本発明者によって検討された技術では、銅膜およびバリア層の CMP 工程においてストップパ絶縁膜と配線層間膜との界面で剥離が生じた。しかし、ストップパ絶縁膜 14 を SiC 膜で構成し、配線層間膜 15 を SiOC 膜で構成した本実施の形態 1 では、銅膜 18（シード層を含む）およびバリアメタル層 17 の CMP 工程においてストップパ絶縁膜（SiC 膜）14 と絶縁膜（SiOC 膜）15 との界面で剥離は生じなかった。

【0042】

【表 1】

表 1

	SiOC	SiC	SiO	SiCN	SiN
ヤング率 (GPa)	18	63	112	133	221
ストレス (MPa)	47	62	-140	-245	-151
窒素含有量 (%)	<1	<1	4	20	45

【0043】

表 1 に、各種絶縁膜のヤング率、ストレス、窒素含有量をまとめる。SiOC 膜と各種絶縁膜との接着性は SiN 膜、SiCN 膜、SiO 膜、SiC 膜の順に小さく、これは窒素含有量に依存する傾向にある。また、ヤング率は SiN 膜、SiCN 膜、SiO 膜、SiC 膜、SiOC 膜の順に小さい。また、SiOC 膜および SiC 膜は引っ張り応力を示すのに対し、SiN 膜、SiCN 膜、SiO 膜は圧縮応力を示す。

【0044】

これらのことから、SiOC 膜の界面では、O、C で終端した分子構造が界面における原子間の結合を強めて接着性を向上させると考えられる。さらに、SiOC 膜と同じ引っ張り応力を有し、SiOC 膜とのヤング率の差が 50 GPa 以下、応力の差が 50 MPa 以下である SiC 膜を SiOC 膜に接して設けることにより、SiC 膜が銅膜の CMP 処理時に発生する縦横方向の荷重を緩和して、SiOC 膜と SiC 膜との界面における剥離を抑制すると考えられる。

【0045】

なお、ここではストッパ絶縁膜 14 として SiC 膜を例示したが、SiOC 膜とのヤング率の差が 50 GPa 以下または応力の差が 50 MPa 以下である絶縁膜によって、ストッパ絶縁膜 14 を構成してもよい。また、ストッパ絶縁膜 14 を構成する SiC 膜をプラズマ CVD 法で形成し、その成膜条件を例示したが、製法または成膜条件は、これに限定されるものでない。

【0046】

次に、デュアルダマシン法により第 2 配線層を形成する。まず、図 4 に示すように、第 1 配線層の配線 19 上にキャップ絶縁膜 20、接続孔が形成される絶縁膜（以下、単にビア層間膜と略す）21 および配線形成用のストッパ絶縁膜 22 を順次形成する。

【0047】

キャップ絶縁膜 20 は、窒素の含有量が 1% 以下の SiC 膜とし、その厚さは、たとえば約 5 nm 以上とすることができる。また、キャップ絶縁膜 20 は、銅の拡散を防ぐ機能を有するが、ビア層間膜 21 に対してエッチング選択比を有する材料で構成され、ビア層間膜 21 への接続孔加工の際のエッチングストッパとしても用いられる。SiC 膜は、たとえばプラズマ CVD 法で形成され、その成膜条件は、たとえば前記ストッパ絶縁膜 14 を構成する SiC 膜とほぼ同じ条件を用いることができる。

【0048】

ビア層間膜 21 は、SiOC 膜からなり、SiOC 膜は、たとえばプラズマ CVD 法で形成され、その成膜条件は、たとえば前記配線層間膜 15 を構成する SiOC 膜とほぼ同じ条件を用いることができる。

【0049】

ストッパ絶縁膜 22 は、ビア層間膜 21 および後にストッパ絶縁膜 22 の上層に堆積さ

れる配線層間膜に対してエッチング選択比を有する絶縁材料で構成され、窒素の含有量が1%以下のSiC膜とし、その厚さは、たとえば約5nm以上とすることができる。SiC膜は、たとえばプラズマCVD法で形成され、その成膜条件は、たとえば前記ストッパ絶縁膜14を構成するSiC膜とほぼ同じ条件を用いることができる。

【0050】

次に、孔パターンにパターニングされたフォトレジスト膜をストッパ絶縁膜22上に形成し、このフォトレジスト膜をマスクとしてストッパ絶縁膜22をエッチングする。

【0051】

次いで、ストッパ絶縁膜22上に配線層間膜23を形成する。配線層間膜23はSiOC膜からなり、SiOC膜は、たとえばプラズマCVD法で形成され、その成膜条件は、たとえば前記配線層間膜15を構成するSiOC膜とほぼ同じ条件を用いることができる。なお、ストッパ絶縁膜22および配線層間膜23には次に説明する第2配線層が埋め込まれる配線溝が形成されるため、その合計厚さは第2配線層に必要な設計膜厚で決められる。

【0052】

その後、図5に示すように、溝パターンにパターニングされたフォトレジスト膜を配線層間膜23上に形成し、このフォトレジスト膜をマスクとして配線層間膜23をエッチングする。この際、キャップ絶縁膜22がエッチングストッパ層として機能する。

【0053】

続いて、上記フォトレジスト膜およびストッパ絶縁膜22をマスクとしてビア層間膜21をエッチングする。この際、キャップ絶縁膜20がエッチングストッパ層として機能する。

【0054】

次いで、露出したキャップ絶縁膜20を、たとえばドライエッチング法で除去する。キャップ絶縁膜20を除去すると同時にストッパ絶縁膜22が除去されて、キャップ絶縁膜20およびビア層間膜21に接続孔24が形成され、ストッパ絶縁膜22および配線層間膜23に配線溝25が形成される。

【0055】

次に、図6に示すように、接続孔24および配線溝25の内部を含む半導体基板1の全面にバリアメタル層26を形成する。バリアメタル層26は、たとえばタンタル膜からなり、その厚さは、たとえば基板平面上で50nm程度とすることができる。上記タンタル膜は、たとえばスパッタ法で形成される。バリアメタル層26は、チタン窒化、タンタル窒化等で構成してもよい。

【0056】

続いて、バリアメタル層26上に銅のシード層（図示せず）を、たとえばCVD法またはスパッタ法で形成し、さらにシード層上に銅膜27を、たとえば電界メッキ法で形成する。

【0057】

次に、図7に示すように、CMP法を用いて銅膜27およびシード層を研磨する。さらに研磨を継続し、配線層間膜23上のバリアメタル層26を除去する。これにより、配線溝25以外の領域の銅膜27（シード層を含む）およびバリアメタル層26が除去されて、接続部材と一体に形成された第2配線層の配線28が形成される。

【0058】

この銅膜27（シード層を含む）およびバリアメタル層26のCMP工程においても、前述した銅膜18（シード層を含む）およびバリアメタル層17のCMP工程の場合と同様に、キャップ絶縁膜（SiC膜）20とビア層間膜（SiOC膜）21との界面、ビア層間膜（SiOC膜）21とストッパ絶縁膜（SiC膜）22との界面、ストッパ絶縁膜（SiC膜）22と配線層間膜23（SiOC膜）との界面において剥離は生じなかった。

【0059】

続いて、図示はしないが、第2配線層の配線28上にキャップ絶縁膜29を形成し、さらに上層の配線を形成した後、パッシベーション膜で半導体基板1の全面を覆うことにより、CMOSFETが略完成する。

【0060】

なお、本実施の形態1では、半導体基板1の主面上に形成される半導体素子としてCMOSFETを例示したが、これに限定されるものではない。

【0061】

また、本実施の形態1では、デュアルダマシン法により第2配線層の配線28を形成する場合、ストッパ絶縁膜22にあらかじめ孔パターンを加工した後、キャップ絶縁膜20およびストッパ絶縁膜22をエッチングストッパ層として機能させて、ビア層間膜21に接続孔24を、配線層間膜23に配線溝25を同時に形成したが、この形成方法に限定されるものではない。たとえば孔パターンにパターニングされたフォトリソ膜をマスクとしたエッチングにより配線層間膜23およびビア層間膜21に接続孔23を形成した後、溝パターンにパターニングされたフォトリソ膜をマスクとしたエッチングにより配線層間膜23に配線溝24を形成する方法、あるいは溝パターンにパターニングされたフォトリソ膜をマスクとしたエッチングにより配線層間膜23に配線溝24を形成した後、孔パターンにパターニングされたフォトリソ膜をマスクとしたエッチングによりビア層間膜21に接続孔23を形成する方法などがある。

【0062】

このように、本実施の形態1によれば、配線層間膜15、23およびビア層間膜21を相対的に低い低誘電率材料であるSiOC膜で構成した場合、配線層間膜15、23およびビア層間膜21に接して設けられるストッパ絶縁膜14、22およびキャップ絶縁膜20をSiC膜で構成することにより、第1配線層の配線19を形成するCMP工程における配線層間膜15とストッパ絶縁膜14との界面での剥離、および第2配線層の配線20を形成するCMP工程におけるキャップ絶縁膜20とビア層間膜21との界面、ビア層間膜21とストッパ絶縁膜22との界面、ストッパ絶縁膜22と配線層間膜23との界面での剥離を防ぐことができる。

【0063】

(実施の形態2)

本発明の実施の形態2であるCMOSFETの製造方法を図8に示した半導体基板の要部断面図を用いて説明する。

【0064】

前記実施の形態1では、ストッパ絶縁膜14、22およびキャップ絶縁膜20をSiC膜で構成したが、本実施の形態2では、ストッパ絶縁膜14、22およびキャップ絶縁膜20を、SiC膜に比してリーク電流を小さく抑えることができるSiCN膜A、ならびに配線層間膜15、23およびビア層間膜21を構成するSiOC膜と上記SiCN膜Aとの間に介在するSiC膜Bにより構成するものである。SiCN膜Aの厚さは、たとえば40nm程度、SiC膜Bの厚さは、たとえば10nm程度であり、SiCN膜Aの窒素含有量は1%以上とする。

【0065】

また、SiCN膜Aは、たとえばプラズマCVD法で形成され、その成膜条件は、たとえばrfパワーが200~1000W、圧力が2~10Torr、温度が300~400℃、ガス種がC含有ガス(たとえばアルキルシラン)とNH₃とHe、ガス流量が100~2000sccmであり、SiC膜Bは、たとえばプラズマCVD法で形成され、その成膜条件は、たとえばrfパワーが200~1000W、圧力が2~10Torr、温度が300~400℃、ガス種がC含有ガス(たとえばアルキルシラン)とHe、ガス流量が100~2000sccmである。

【0066】

図9は、3種類の絶縁膜(SiC膜、SiCN膜、SiN膜)のリーク電流特性を測定したグラフであり、横軸は電界強度(単位: MV/cm)、縦軸は膜のリーク電流(単位

: A/cm^2) を示している。グラフから明らかなように、例えば電界強度 = $3 MV/cm$ におけるリーク電流は、SiCN膜が最も少なく、SiC膜が最も多い。

【0067】

このように、本実施の形態2によれば、ストッパ絶縁膜14、22およびキャップ絶縁膜20を主として相対的にリーク電流の小さいSiCN膜Aで構成し、配線層間膜15、23およびビア層間膜21を構成するSiOC膜と上記SiCN膜Aとの間にSiC膜Bを介在させることにより、配線間のリーク電流を低減できると同時にSiOC膜の剥離を防ぐことができる。

【0068】

(実施の形態3)

本実施の形態3では、窒素を含有したSiOC膜で配線層間膜15、23およびビア層間膜21を構成し、相対的にリーク電流の小さいSiCN膜でストッパ絶縁膜14、22およびキャップ絶縁膜20を構成するものである。窒素を含有したSiOC膜は、たとえばプラズマCVD法で形成され、その成膜条件は、たとえばrfパワーが200~1000W、圧力が2~10 Torr、温度が300~400℃、ガス種がC含有ガス（たとえばアルキルシラン）とO₂とN₂、またはC含有ガス（たとえばアルキルシラン）とN₂O、ガス流量が100~2000 sccmであり、SiCN膜は、たとえばプラズマCVD法で形成され、その成膜条件は、たとえばrfパワーが200~1000W、圧力が2~10 Torr、温度が300~400℃、ガス種がC含有ガス（たとえばアルキルシラン）とNH₃とHe、ガス流量が100~2000 sccmである。SiCN膜の厚さは、たとえば50nm程度である。

【0069】

このように、本実施の形態3によれば、SiOC膜に窒素を含有することで、両者の接着性を向上させる。これにより、配線間のリーク電流を低減できると同時にSiOC膜の剥離を防ぐことができる。

【0070】

(実施の形態4)

図10に示すように、本実施の形態4では、ストッパ絶縁膜14、22およびキャップ絶縁膜20のそれぞれを、SiCN膜AとSiC膜Bの積層膜で構成する。

【0071】

図11は、3種類の絶縁膜（SiC膜、SiCN膜、SiN膜）のTDDB（Time-dependent dielectric breakdown；経時絶縁破壊）特性を測定したグラフであり、横軸は電界強度（単位： MV/cm ）、縦軸はTDDB寿命（単位：秒）を示している。グラフから明らかなように、SiCN膜はSiC膜に比べTDDB寿命が長い。

【0072】

一方、図12は、銅配線（ビア部分）のストレスマイグレーション特性とSiCN膜およびSiC膜の関係を評価したグラフであり、横軸は銅配線の幅（単位： μm ）、縦軸はストレスマイグレーションによる配線の不良率（単位：%）を示している。グラフから明らかなように、銅配線幅がある値以上になると、SiCN膜は銅配線のストレスマイグレーション特性を著しく劣化させるのに対し、SiC膜は銅配線幅の大小に関わりなく、ストレスマイグレーション特性を殆ど劣化させない。また、SiCN膜とSiC膜の積層膜は、それらの中間的な特性を示す。

【0073】

以上のことから、ストッパ絶縁膜14、22およびキャップ絶縁膜20のそれぞれを、SiCN膜AとSiC膜Bの積層膜で構成することにより、ストッパ絶縁膜14、22およびキャップ絶縁膜20のTDDB特性の劣化を防ぐと共に、リーク電流の低減を図ることができ、かつ銅配線のストレスマイグレーション特性の劣化を防ぐことが可能となる。

【0074】

なお、ストッパ絶縁膜14、22およびキャップ絶縁膜20のそれぞれを、SiCN膜AとSiC膜Bの積層膜で構成した場合は、配線層間膜15、23およびビア層間膜21

を構成する SiOC 膜と SiCN 膜 A との界面の接着力が低下する。そこで、本実施の形態では、配線層間膜 15、23 およびビア層間膜 21 のそれぞれを、SiOC 膜 C、SiC 膜 B および SiON 膜 D の 3 層構造で構成し、SiOC 膜 C と SiCN 膜 A とが直接接しないようにする。ここで、SiOC 膜 C と SiON 膜 D との間の薄い SiC 膜 B は、SiOC 膜 C と SiON 膜 D の接着性を高めるための接着層である。また、配線層間膜 15、23 およびビア層間膜 21 の誘電率をできるだけ低くするために、SiOC 膜 C よりも誘電率が高い SiON 膜 D の膜厚は、SiOC 膜 C よりも薄くすると共に、窒素含有量も 5 atoms% 以下にすることが望ましい。SiON 膜 D は、例えばモノシラン (SiH₄) と亜酸化窒素 (N₂O) とをソースガスに用いたプラズマ CVD 法 (成膜温度 = 350 ~ 400 °C) で堆積する。

【0075】

(実施の形態 5)

前記実施の形態 4 のように、配線層間膜 15、23 およびビア層間膜 21 のそれぞれを、SiOC 膜 C、SiC 膜 B および SiON 膜 D の 3 層構造で構成した場合は、接着層である SiC 膜 B のエッチング選択比と SiOC 膜 C および SiON 膜 D のエッチング選択比が異なるために、配線溝 16、25 や接続孔 24 を形成するためのエッチング工程で SiC 膜 B がエッチングストップ膜となり、スループットが低下する問題がある。

【0076】

そこで、本実施の形態では、図 13 に示すように、配線層間膜 15、23 およびビア層間膜 21 のそれぞれを、SiOC 膜 C および SiON 膜 D の 2 層構造で構成し、配線溝 16、25 や接続孔 24 を形成する際にエッチングのスループットが低下するのを防止する。

【0077】

一方、接着層である SiC 膜 B を省略した場合は、SiOC 膜 C と SiON 膜 D の界面の接着力が低下し、膜の剥がれが発生し易くなるという問題が生じる。

【0078】

膜の剥がれの原因の一つとして、SiOC 膜 C の成膜後における室温でのストレスが 45 MPa (引っ張り応力) であるのに対して、450 °C におけるストレスは -16 MPa (圧縮応力) となり、膜ストレス変化は引っ張り応力から圧縮応力に変化すること、またその変化量が 61 MPa (45 MPa - (-16 MPa)) と大きいことが考えられる。

【0079】

その対策としては、SiOC 膜 C を高温 (例えば成膜温度 = 375 °C) で堆積することにより、SiOC 膜 C の成膜後の室温でのストレスが 53 MPa (引っ張り応力) から 450 °C におけるストレスは 78 MPa (引っ張り応力) となり、その変化量が 25 MPa (78 MPa - 53 MPa) と温度変化によるストレス変動量の小さい膜となり SiON 膜 D との接着性を向上させることができると考えられる。また、SiOC 膜 C を成膜した後、その表面をヘリウム (He) プラズマ処理または酸素プラズマ処理し、続いて SiON 膜 D を堆積すると両者の接着性を向上させることができる。なお、SiOC 膜 C の堆積温度が高すぎたり、プラズマ処理が過剰であったりすると、SiOC 膜 C の誘電率が低下するので、成膜温度は 400 °C 以下、プラズマ処理時間は 20 秒以下 (例えば 15 秒程度) とするのがよい。

【0080】

また、SiOC 膜 C の上部に SiON 膜 D を堆積する際、ソースガスであるモノシランと亜酸化窒素の割合を変え、屈折率を 1.485 以下の膜または膜中の窒素含有量を 3 ~ 4 % にした膜にすると、SiOC 膜 C との接着性が向上する。

【0081】

(実施の形態 6)

前記実施の形態 5 では、配線層間膜 15、23 およびビア層間膜 21 のそれぞれを、SiOC 膜 C および SiON 膜 D の 2 層構造で構成し、かつ両者の接着性を向上させるための各種処理を行ったが、本実施の形態では、図 14 に示すように、配線層間膜 15、23

およびビア層間膜 21 のそれぞれを、SiOC 膜 C および SiOCN 膜 E の 2 層構造で構成する。この場合、SiOCN 膜 E の組成は、SiON 膜 D に比べて SiOC 膜 C に近いので接着性がよいことから、前記実施の形態 5 で行ったような膜の接着性を向上させるための各種処理が不要となる。

【0082】

SiON 膜 D の上部に SiOCN 膜 E を堆積するには、SiON 膜 D を堆積する途中でソースガス中に窒素を含むガスを添加し、さらに成膜を続けられればよい。なお、誘電率が高くなるのを防ぐため、SiOCN 膜 E 中の窒素濃度は、10 atoms% 以下にとどめることが望ましい。

【0083】

また、図示は省略するが、配線層間膜 15、23 およびビア層間膜 21 のそれぞれを、SiOCN 膜 E および SiON 膜 D の 2 層構造で構成してもよい。SiOCN 膜 E の組成は、SiOC 膜 C に比べて SiON 膜 D に近いので接着性がよく、前記実施の形態 5 で行ったような膜の接着性を向上させるための各種処理が不要となる。

【0084】

(実施の形態 7)

本実施の形態では、図 15 に示すように、配線層間膜 15、23 およびビア層間膜 21 のそれぞれを、SiOCN 膜 E で構成する。この場合は、配線層間膜 15、23 およびビア層間膜 21 のそれぞれを SiOC 膜 C で構成する前記実施の形態 1、2 に比べて誘電率が高くなるが、配線層間膜 15、23 およびビア層間膜 21 のそれぞれを複数の膜で構成する前記実施の形態 4～6 に比べて工程が大幅に短縮できる。また、SiOCN 膜 E の組成は、SiOC 膜 C に比べて SiCN 膜 A に近いので、ストッパ絶縁膜 14、22 およびキャップ絶縁膜 20 のそれぞれの一部を構成する SiCN 膜 A との界面における接着性の低下も生じ難くなる。なお、誘電率が高くなるのを防ぐため、SiOCN 膜 E 中の窒素濃度は、10 atoms% 以下にとどめることが望ましい。

【0085】

以上、本発明者によってなされた発明を発明の実施の形態に基づき具体的に説明したが、本発明は前記実施の形態に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることは言うまでもない。

【0086】

例えば、前記実施の形態 5～7 では、ストッパ絶縁膜 14、22 およびキャップ絶縁膜 20 のそれぞれを SiCN 膜のみで、または SiC 膜のみで構成することも可能である。

【0087】

また、前記実施の形態 1～7 では、ダマシン銅配線の配線層間膜またはビア層間膜に低誘電率膜を用いる場合について説明したが、これに限定されるものではない。例えばリソグラフィ技術とドライエッチング技術を用いて形成されたアルミニウム合金またはタンゲステン等の高融点金属膜からなる配線の上に、低誘電率の層間絶縁膜を形成する場合にも適用することができる。

【産業上の利用可能性】

【0088】

本発明は、ダマシン法を用いて形成される銅配線と低誘電率の層間絶縁膜とを含む半導体装置に適用して有効な技術である。

【図面の簡単な説明】

【0089】

【図 1】本発明の実施の形態 1 である CMOSFET の製造方法を示す半導体基板の要部断面図である。

【図 2】本発明の実施の形態 1 である CMOSFET の製造方法を示す半導体基板の要部断面図である。

【図 3】本発明の実施の形態 1 である CMOSFET の製造方法を示す半導体基板の要部断面図である。

【図 4】本発明の実施の形態 1 である CMOS FET の製造方法を示す半導体基板の要部断面図である。

【図 5】本発明の実施の形態 1 である CMOS FET の製造方法を示す半導体基板の要部断面図である。

【図 6】本発明の実施の形態 1 である CMOS FET の製造方法を示す半導体基板の要部断面図である。

【図 7】本発明の実施の形態 1 である CMOS FET の製造方法を示す半導体基板の要部断面図である。

【図 8】本発明の実施の形態 2 である CMOS FET の製造方法を示す半導体基板の要部断面図である。

【図 9】絶縁膜（SiC 膜、SiCN 膜、SiN 膜）のリーク電流特性を測定したグラフである。

【図 10】本発明の実施の形態 4 である CMOS FET を示す半導体基板の要部断面図である。

【図 11】絶縁膜（SiC 膜、SiCN 膜、SiN 膜）の TDDB 特性を測定したグラフである。

【図 12】銅配線のストレスマイグレーション特性と SiCN 膜および SiC 膜の関係を評価したグラフである。

【図 13】本発明の実施の形態 5 である CMOS FET を示す半導体基板の要部断面図である。

【図 14】本発明の実施の形態 6 である CMOS FET を示す半導体基板の要部断面図である。

【図 15】本発明の実施の形態 7 である CMOS FET を示す半導体基板の要部断面図である。

【符号の説明】

【0090】

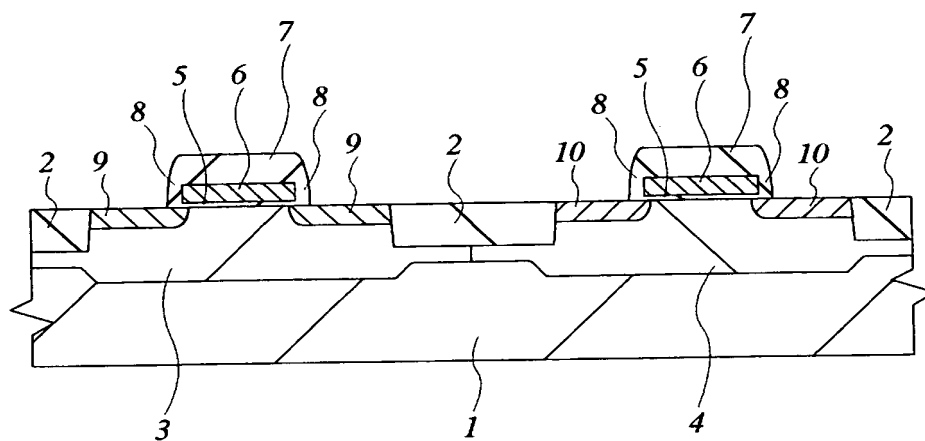
- 1 半導体基板
- 2 素子分離領域
- 3 p ウェル
- 4 n ウェル
- 5 ゲート絶縁膜
- 6 ゲート電極
- 7 キャップ絶縁膜
- 8 サイドウォールスペーサ
- 9 n 型半導体領域
- 10 p 型半導体領域
- 11 層間絶縁膜
- 12 接続孔
- 13 プラグ
- 14 ストップ絶縁膜
- 15 配線層間膜
- 16 配線溝
- 17 バリアメタル層
- 18 銅膜
- 19 配線
- 20 キャップ絶縁膜
- 21 ビア層間膜
- 22 ストップ絶縁膜
- 23 配線層間膜
- 24 接続孔

- 2 5 配線溝
- 2 6 バリアメタル層
- 2 7 銅膜
- 2 8 配線
- A S i C N 膜
- B S i C 膜
- C S i O C 膜
- D S i O N 膜
- E S i O C N 膜

【書類名】 図面

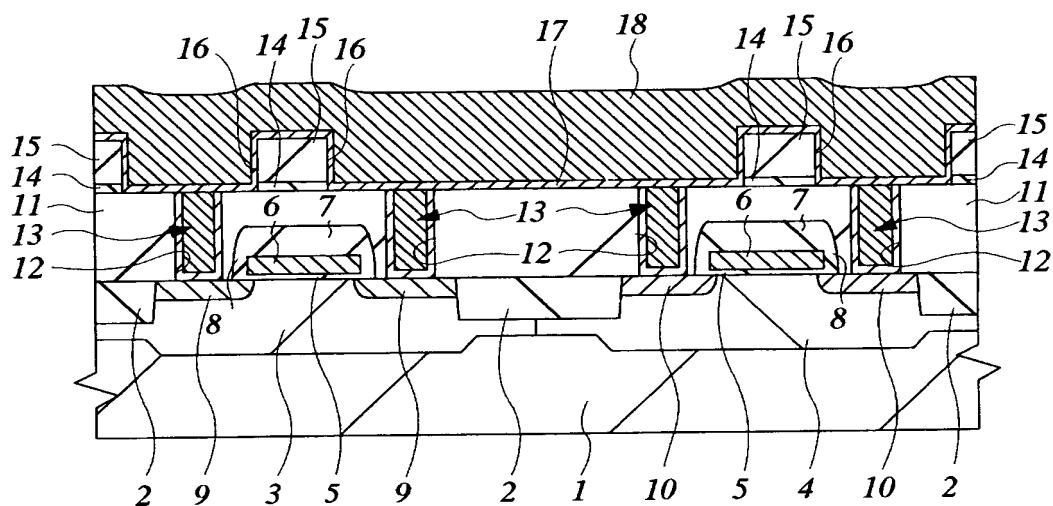
【図 1】

図 1



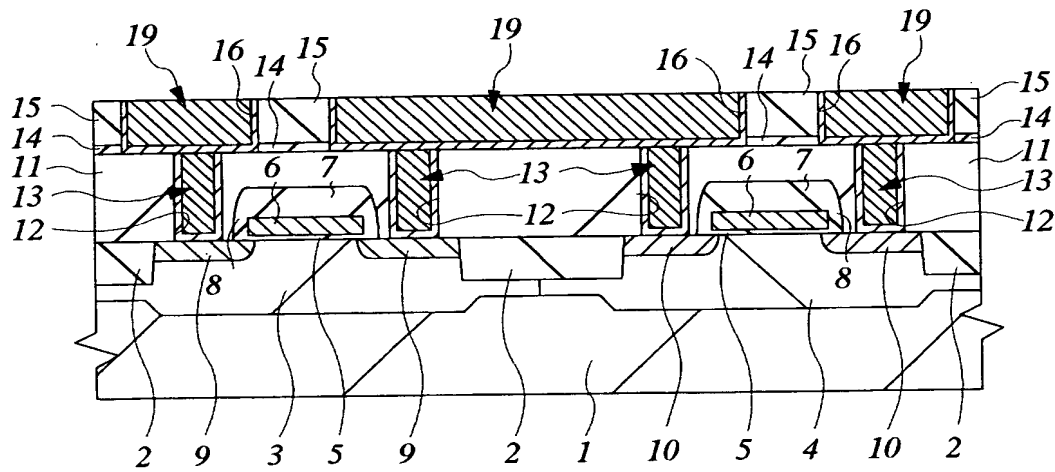
【図 2】

図 2



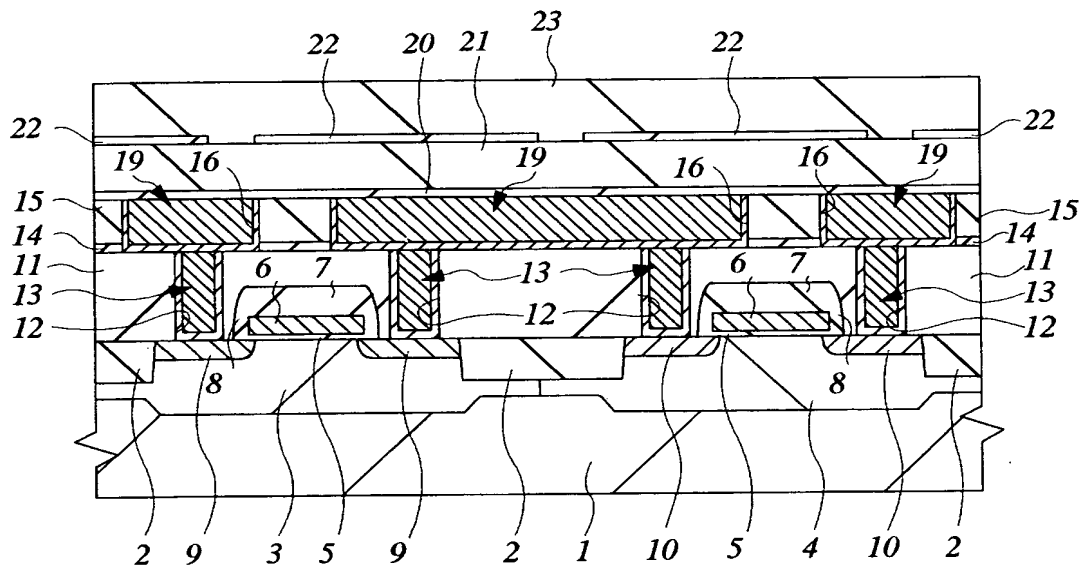
【図 3】

図 3



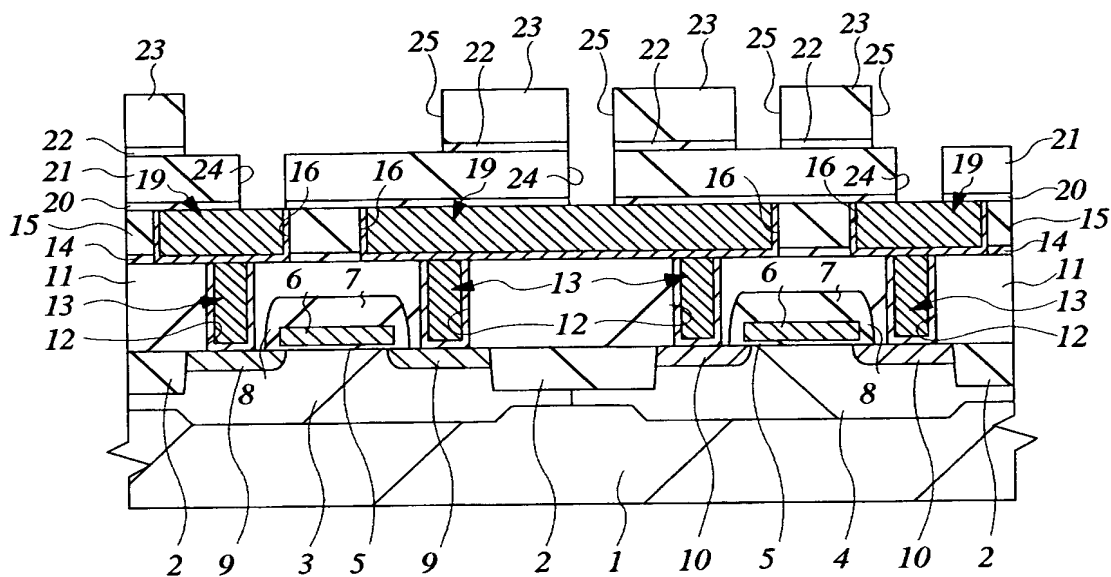
【図 4】

図 4



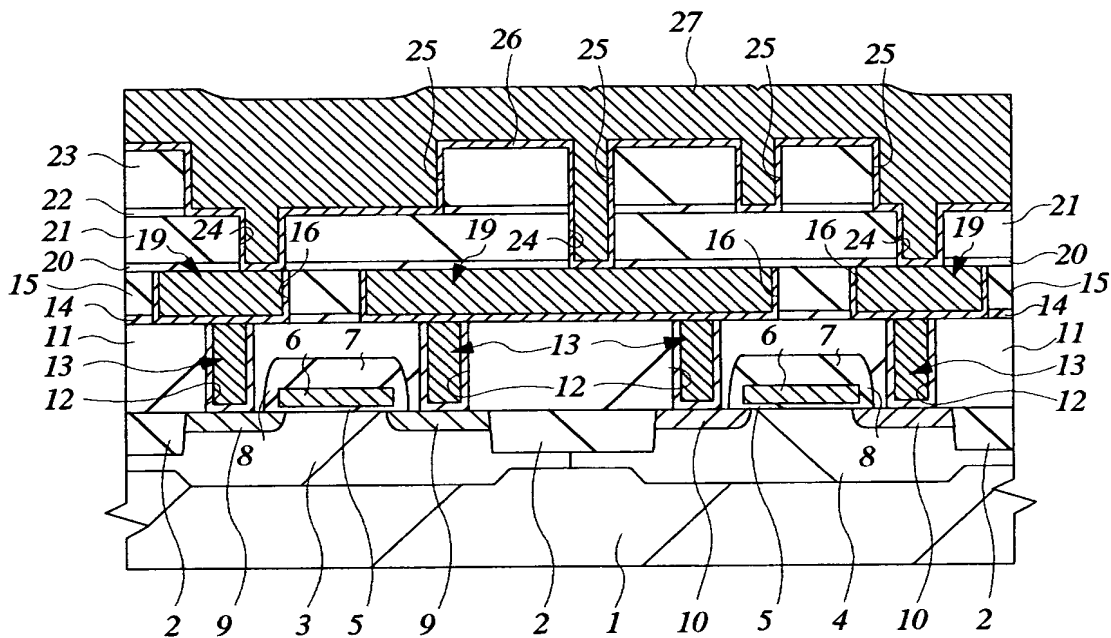
【図 5】

図 5



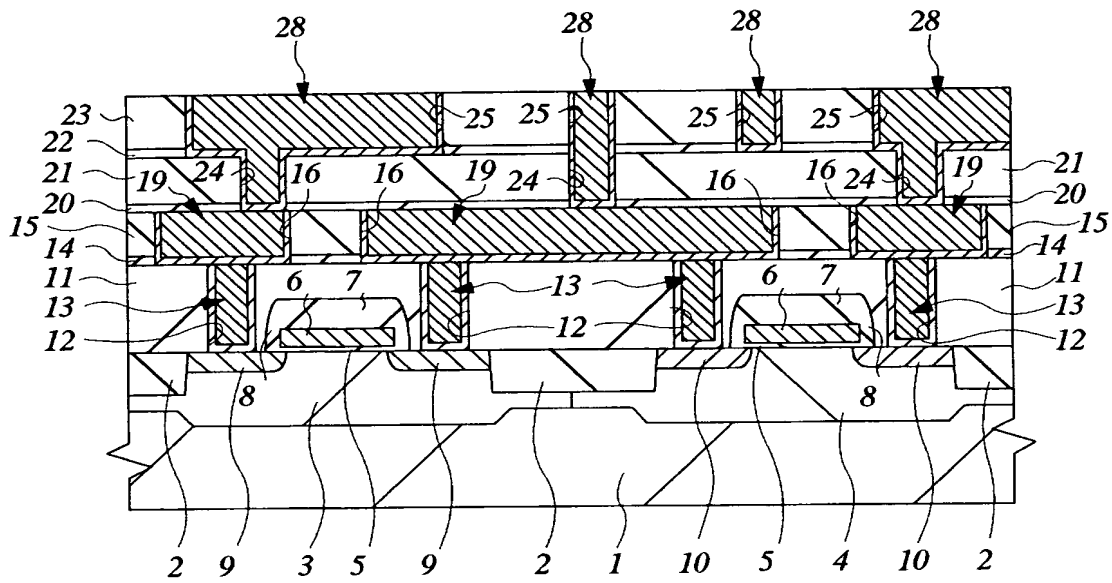
【図 6】

図 6



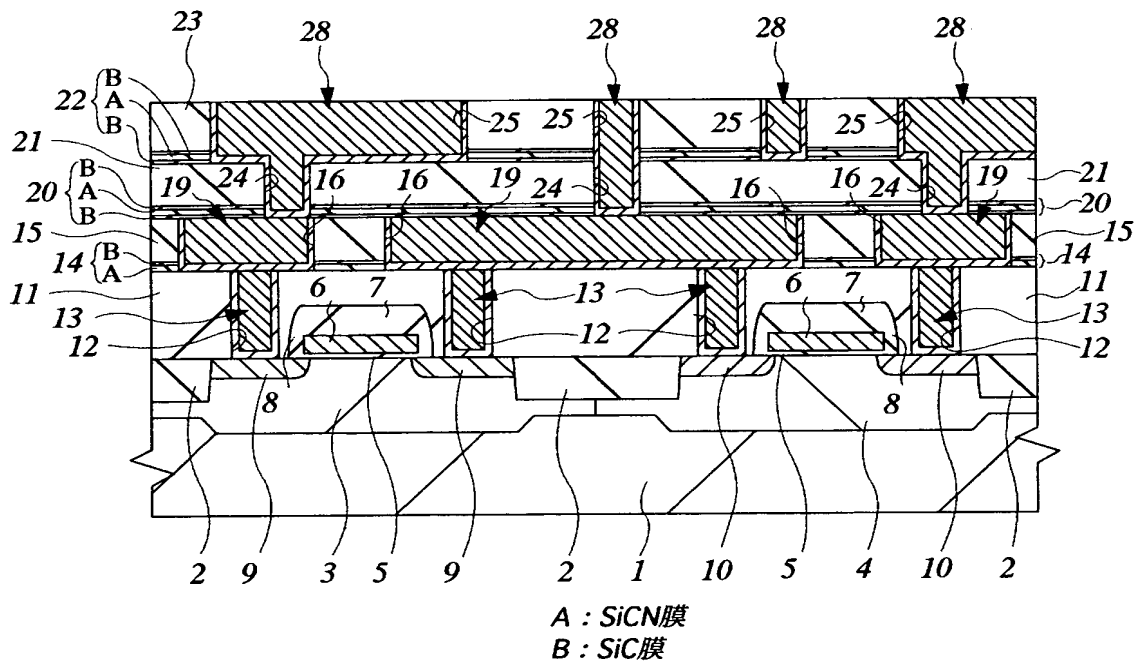
【図 7】

図 7



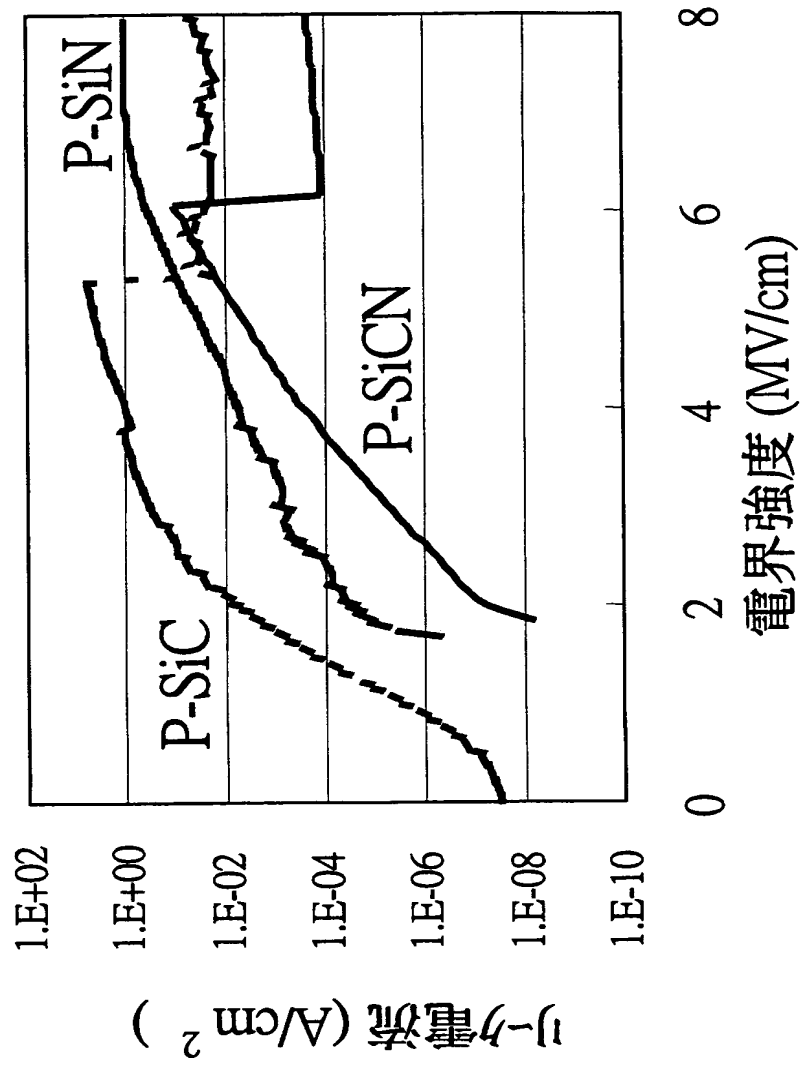
【図 8】

図 8



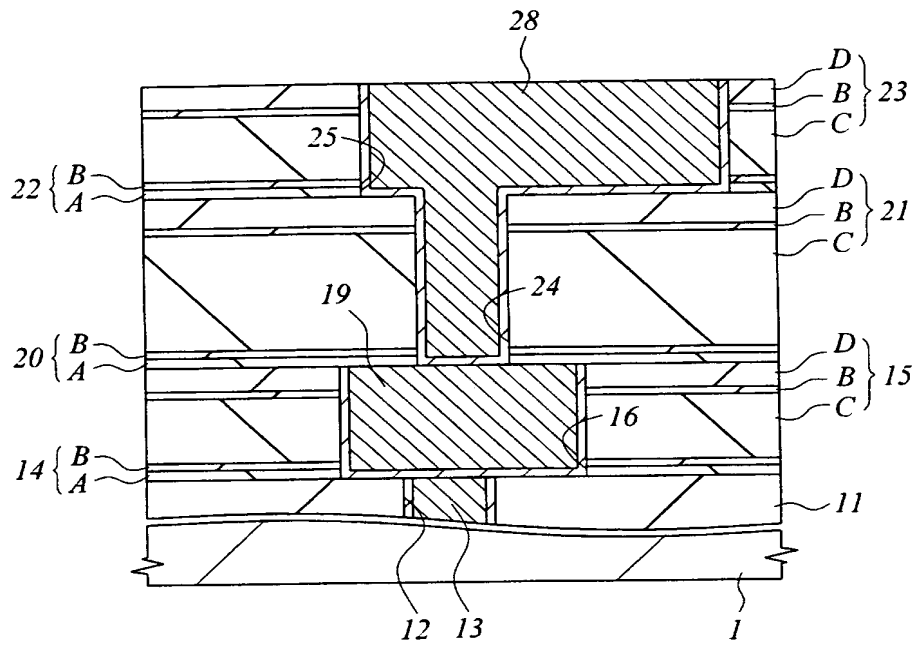
【図 9】

図 9

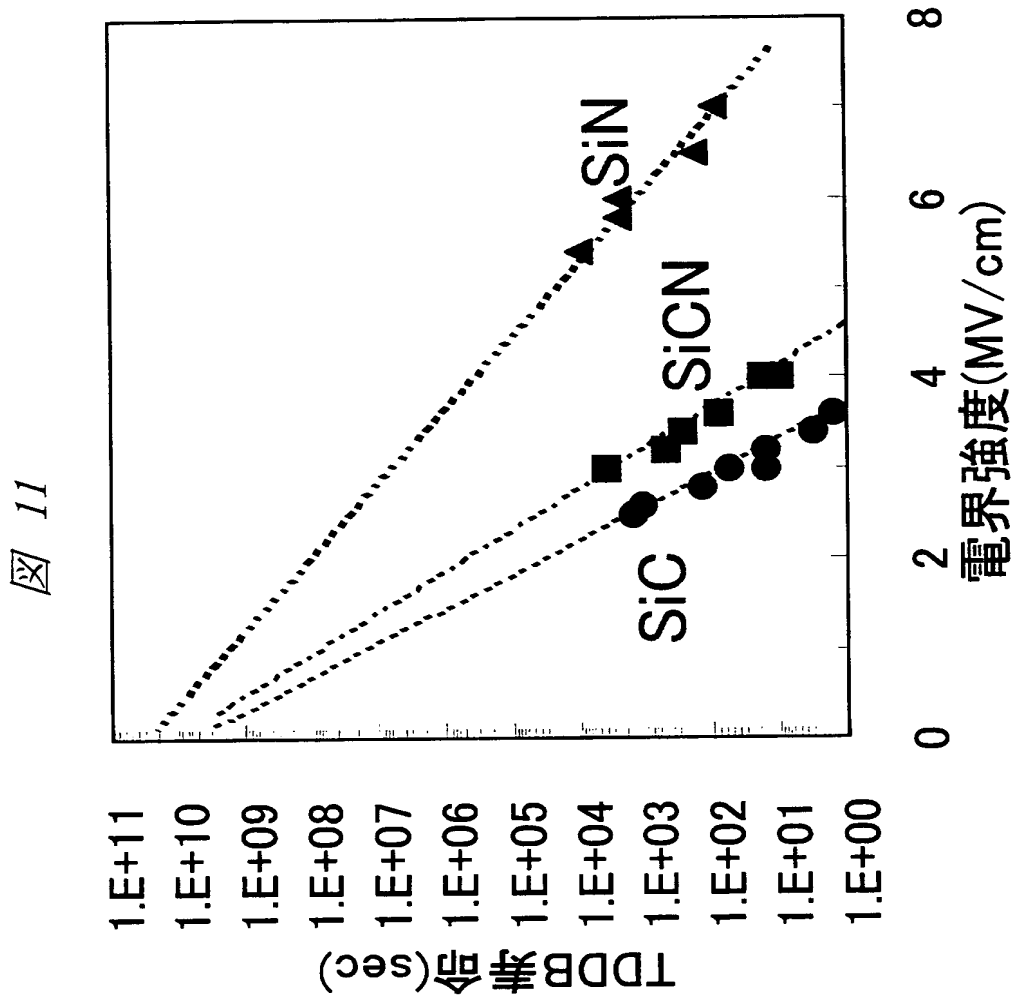


【図 10】

図 10

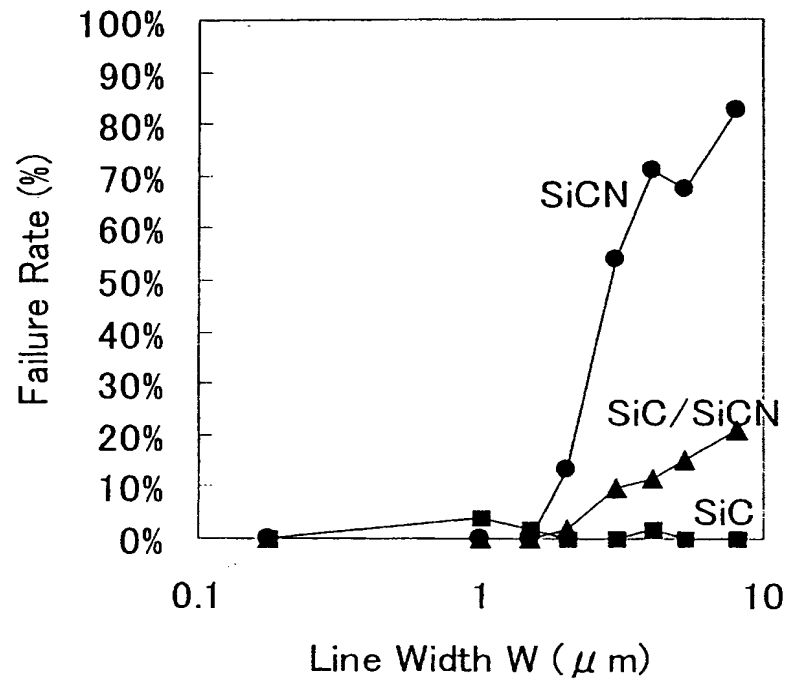


【図 11】



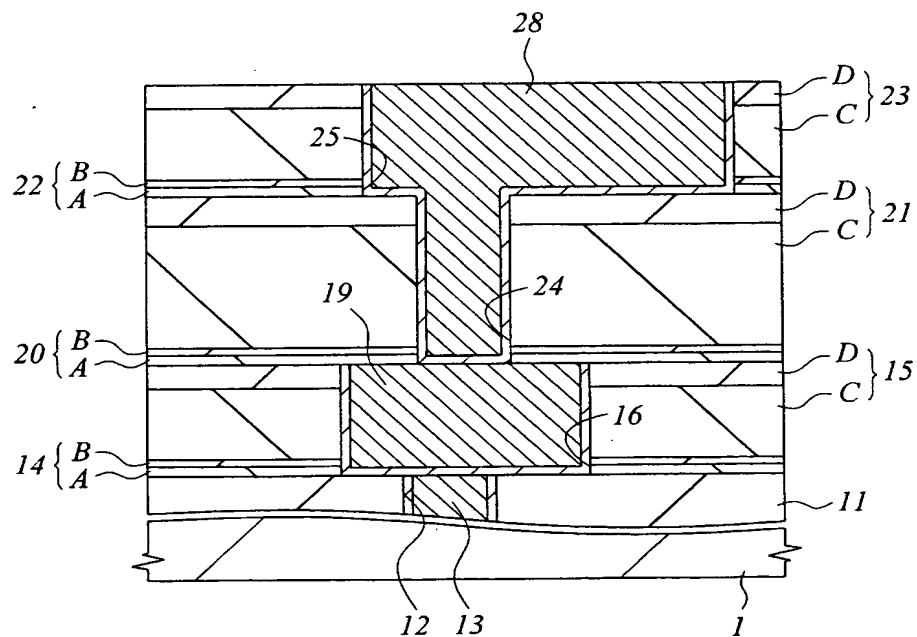
【図 12】

図 12



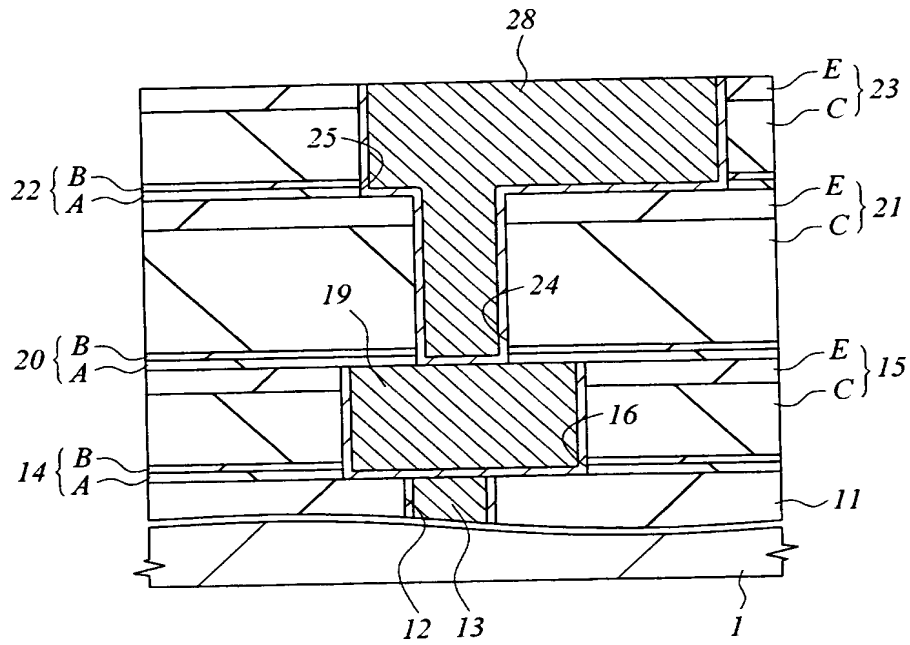
【図 13】

図 13



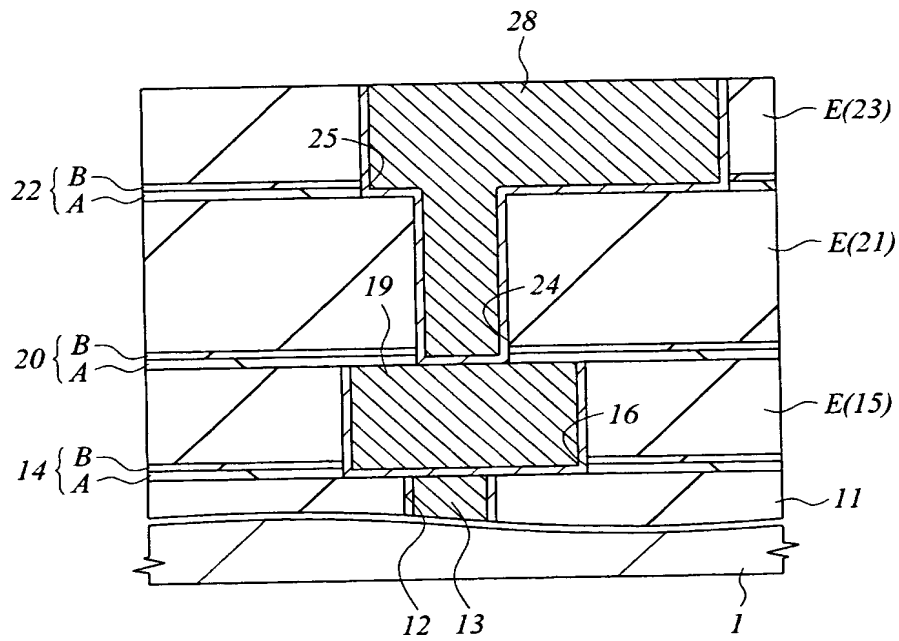
【図 14】

図 14



【図 15】

図 15



【書類名】 要約書

【要約】

【課題】 配線層間膜およびビア層間膜を低誘電率の S i O C 膜で構成した銅ダマシン配線の信頼性を向上する。

【解決手段】 配線層間膜 1 5、2 3 およびビア層間膜 2 1 のそれぞれを S i O C 膜で構成し、ストッパ絶縁膜 1 4、2 2 およびキャップ絶縁膜 2 0 を S i C N 膜 A と S i C 膜 B の積層膜で構成することによって、配線層間膜 1 5、2 3 およびビア層間膜 2 1 のリーク電流低減、ならびにストッパ絶縁膜 1 4、2 2 およびキャップ絶縁膜 2 0 との接着性向上を図る。

【選択図】 図 8

特願 2 0 0 3 - 3 1 0 9 5 3

出 願 人 履 歴 情 報

識別番号

[5 0 3 1 2 1 1 0 3]

1. 変更年月日

2 0 0 3 年 4 月 1 日

[変更理由]

新規登録

住 所

東京都千代田区丸の内二丁目 4 番 1 号

氏 名

株式会社ルネサステクノロジ